

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-237808

(43)Date of publication of application : 17.10.1987

(51)Int.Cl.

H03K 5/08

G01F 1/32

(21)Application number : 61-079999

(71)Applicant : NISSAN MOTOR CO LTD

(22)Date of filing : 09.04.1986

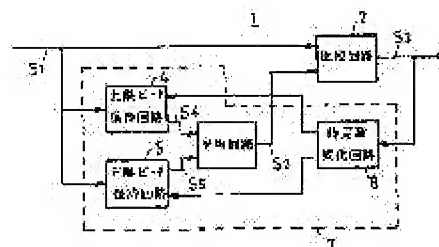
(72)Inventor : NEMOTO HIROSHI

## (54) WAVEFORM SHAPING CIRCUIT

### (57)Abstract:

**PURPOSE:** To convert an AC input signal properly to a pulse signal over the entire range of an input frequency by changing the holding time constant of a circuit holding the upper limit peak value and the lower limit peak value of the AC input signal.

**CONSTITUTION:** The upper limit peak value and the lower limit peak value of the AC input signal S1 are held respectively by the upper limit peak holding circuit 4 and the lower limit peak holding circuit 5. The peak holding signals S4, S5 of the circuits 4,5 are inputted to an averaging circuit and the result is outputted to a comparison circuit 2 as a slice level signal S2. The circuit 2 forms a pulse signal S3 from the signals S1, S2 and outputs the signal S3. When the frequency of the signal S1 is high, a time constant change circuit 8 receiving the signal S3 gives a control to decrease the holding time constant of the circuits 4,5 and when the frequency of the signal S1 is low, the circuit 8 applies a control to increase the time constant of the circuits 4, 5. As a result, the signal S2 tracing the variation is obtained regardless of the frequency of the signal S1 and the stable output signal S3 without missing pulse is obtained.



## ⑫ 公開特許公報(A)

昭62-237808

⑬ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)10月17日

H 03 K 5/08  
G 01 F 1/327259-5J  
6818-2F

審査請求 未請求 発明の数 1 (全5頁)

⑮ 発明の名称 波形整形回路

⑯ 特 願 昭61-79999

⑰ 出 願 昭61(1986)4月9日

⑱ 発 明 者 根 本 宏 横浜市神奈川区宝町2番地 日産自動車株式会社内  
⑲ 出 願 人 日産自動車株式会社 横浜市神奈川区宝町2番地  
⑳ 代 理 人 弁理士 三好 保男 外1名

## 明 細 書

## 1. 発明の名称

波形整形回路

## 2. 特許請求の範囲

交流入力信号の上限ピーク及び下限ピークを上  
限ピーク保持回路及び下限ピーク保持回路で保持  
し、保持された上記上限ピーク及び下限ピークの  
中間値をスライスレベル信号として上記交流入力  
信号を比較処理を行ない波形整形する波形整形回  
路において、

上記交流入力信号の周波数に応じて前記上限ピ  
ーク保持回路及び前記下限ピーク保持回路の保持  
時定数を変化させる時定数変化回路を備えたこと  
を特徴とする波形整形回路。

## 3. 発明の詳細な説明

[発明の技術分野]

この発明は低周波のゆらぎ成分を有する交流信  
号をパルス信号に変換する波形整形回路に関し、  
例えば自動車のエンジン吸入空気流量等を測定す

るカルマン渦流量計等に適用し得るものである。

[発明の技術的背景及びその問題点]

低周波のゆらぎ成分を有する交流信号を固定ス  
ライスレベルでパルス信号に波形整形する場合、  
低周波のゆらぎ成分(ノイズ成分)のため交流信  
号の周波数と等しい周波数のパルス信号が得られ  
ないおそれがあり、そのため、スライスレベルを  
低周波のゆらぎ成分(ノイズ成分)に追従して変  
化させるようにすることにより交流信号の有する  
情報(周波数、周期等)を損なうことなくパルス  
信号に変換する波形整形回路が既に提案されてい  
る(例えば特開昭55-113911号公報)。

この波形整形回路1は第4図に示すように比較  
回路2及びスライスレベル形成回路3とから成り、  
交流入力信号S1が比較回路2及びスライスレベ  
ル形成回路3に与えられるようになされ、交流入  
力信号S1から形成されたスライスレベル信号S  
2が比較回路2に与えられてパルス信号S3に変  
換されるようになされている。ここで、スライス  
レベル形成回路3は交流入力信号S1の上限ピー

ク値をホールドする積分回路構成の上限ピーク保持回路4と、下限ピーク値をホールドする積分回路構成の下限ピーク保持回路5と、各ピーク保持回路4、5のピーク保持信号S4、S5の平均レベルを得てスライスレベル信号S2として送出する例えば抵抗による分圧回路構成の平均回路6とを具えてなる。

かくして、第5図に示すようにゆらぎ成分を有する交流入力信号S1が与えられると、上限ピーク値信号S4及び下限ピーク値信号S5もゆらぎ成分を有するのでその平均値信号であるスライスレベル信号S2もゆらぎ成分を有するものとなり、交流入力信号S1にゆらぎ成分があっても適切に波形整形された出力パルス信号S3を得ることができるようになされている。

ところで、例えばカルマン渦流量計で得られるような交流入力信号S1は流速流量に応じて周波数成分が変化し、そのゆらぎ成分(ノイズ成分)も周波数が高くなる程大きく変化する特徴を有する。

ズにも応動してしまうという欠点があった。

#### [発明の目的]

この発明は、上記に鑑みてなされたもので、その目的としては交流入力信号の変化し得る周波数範囲の全域に亘って交流入力信号を適切にパルス信号に変換し得る波形整形回路を提供することにある。

#### [発明の概要]

この発明は、上記目的を達成するために、なされたもので、交流入力信号S1の上限ピーク及び下限ピークを上限ピーク保持回路4及び下限ピーク保持回路5で保持し、保持された上限ピーク及び下限ピークの間値をスライスレベル信号S2として交流入力信号S1を比較回路2で波形整形する波形整形回路において、交流入力信号S1の周波数に応じて上限ピーク保持回路4及び下限ピーク保持回路5の保持時定数を変化させる時定数変化回路8を具えることにより、パルス欠落のない安定な出力信号を得ようとしたものである。

#### [発明の実施例]

そのため、上限ピーク保持回路4及び下限ピーク保持回路5の時定数を大きく選定すると、交流入力信号S1が低周波のときには適切に動作するが、第6図に示すように交流入力信号S1の周波数が高くなり、かつゆらぎが急に大きくなったとき、ホールドされない上限ピーク、下限ピークが生じてその近傍期間T0において出力パルス信号S3にパルスの欠落が生じるという不都合が生じていた。

そこで、上限ピーク保持回路4及び下限ピーク保持回路5の時定数を、交流入力信号S1の周波数が高くなってもパルス欠落が生じないように第7図に示す程度に小さく選定することが考えられる。しかし、この場合には交流入力信号S1の周波数が低いときに第8図に示すように上限ピーク保持信号S4及び下限ピーク保持信号S5が速く放電し過ぎて交流入力信号S1と一致してしまうことがあり、出力パルス信号S3が不安定になり、また、パルス欠落が生ずるという不都合が生じていた。また、時定数が小さいためスパイク状ノイ

以下、図面を用いてこの発明の一実施例を詳述する。

第4図との対応部分に同一符号を付して示す第1図において、スライスレベル形成回路7は時定数変化回路8を含んで形成されている。時定数変化回路8には出力パルス信号S3が与えられ、この出力パルス信号S3の周波数、言い換えると交流入力信号S1の周波数が高いときに、上限ピーク保持回路4及び下限ピーク保持回路5の時定数を小さくさせると共に、出力パルス信号S3の周波数が低いときに、両ピーク保持回路4及び5の時定数を大きくさせる時定数制御信号S6及びS7を両ピーク保持回路4及び5に与える。

従って、第1図の構成において、高い周波数を有する交流入力信号S1が与えられると、時定数変化回路8により上限ピーク保持回路4及び下限ピーク保持回路5の時定数が小さくなるように制御される。逆に、低い周波数を有する交流入力信号S1が与えられると、時定数変化回路8によりピーク保持回路4及び5の時定数が大きくなるよ

うに制御される。その結果、出力パルス信号  $S_3$  の周波数に応じて最適な時定数を有するようにピーク保持信号  $S_4$  及び  $S_5$  の値を可変することができ、かくして、交流入力信号  $S_1$  の周波数に拘わらずスライスレベル信号  $S_2$  としてゆらぎに追従したものを得ることができ、パルス欠落を有しない安定な出力パルス信号  $S_3$  が出力される。

第2図はこの発明の一実施例による具体的回路を示す。第2図において、交流入力信号は結合コンデンサ  $C_1$  を介して抵抗  $R_1 \sim R_4$  及び演算増幅器  $OP1$  となる増幅回路9に与えられて増幅された後、比較回路2、上限ピーク保持回路4、下限ピーク保持回路5に与えられる。

上限ピーク保持回路4は演算増幅器  $OP4$ 、ダイオード  $D2$ 、コンデンサ  $C3$ 、トランジスタ  $Tr1$ 、抵抗  $R_{12}$  よりなる。ここで、トランジスタ  $Tr1$  は可変抵抗素子として用いられており、トランジスタ  $Tr1$  及び抵抗  $R_{12}$  となる直列回路と、コンデンサ  $C3$  との並列回路が時定数回路を構成し、上限ピーク保持回路4の放電時定数を規定す

る。出力パルス信号  $S_3$  の周波数が高ければ、コンデンサ  $C_3$  に単位時間当り与えられるパルス信号  $S_Q$  も多くなり、かくして、トランジスタ  $Tr1$  の抵抗値が小さくなって上限ピーク保持回路4の時定数を小さくしている。逆に、出力パルス信号  $S_3$  の周波数が低ければ、パルス信号  $S_Q$  も少なくなり、トランジスタ  $Tr1$  の抵抗値が大きくなって時定数を大きくしている。

下限ピーク保持回路5は上限ピーク保持回路4と同様に、演算増幅器  $OP3$ 、ダイオード  $D1$ 、コンデンサ  $C_2$ 、抵抗  $R_9$ 、トランジスタ  $Tr2$  を具えてなり、このトランジスタ  $Tr2$  の抵抗値を可変するため時定数変化回路8にトランジスタ  $Tr1$  に対すると同様に抵抗  $R_{10}$ 、 $R_{11}$  とコンデンサ  $C_4$  とが設けられている。このコンデンサ  $C_4$  は第3図(C)に示すような単安定マルチバイブレータ  $MM$  の  $\bar{Q}$  出力  $S_{\bar{Q}}$  により充放電される。

従って、下限ピーク保持回路5の時定数も出力パルス信号  $S_3$  の周波数が高くなれば小さくなり、出力パルス信号  $S_3$  の周波数が低くなれば大きく

る。

トランジスタ  $Tr1$  はベース電位が上がればベース電流が多く流れてコレクタ電流も多く流れるので、上述のようにベース電位を制御信号とする可変抵抗素子として用いることができ、従って、ベースとアース間に抵抗  $R_{13}$  と共に直列に接続された時定数変化回路8のコンデンサ  $C_5$  の両端電圧により抵抗値を可変する。

時定数変化回路8は、外付けの抵抗  $R_{16}$ 、コンデンサ  $C_6$  となる時定数回路  $R_{16}C_6$  を有する  $I$   $C$  チップ構成の単安定マルチバイブレータ  $MM$  を具え、このマルチバイブレータ  $MM$  は  $A$  入力端が比較回路2の出力端に接続されており、また、 $Q$  出力端が抵抗  $R_{14}$ 、コンデンサ  $C_5$  を介してアースされている。従って、第3図(A)に示すような出力パルス信号  $S_3$  が与えられたとき、時定数回路  $R_{16}C_6$  により定まるパルス幅  $T$  を有するパルス信号 ( $Q$  出力)  $S_Q$  (第3図(B))に変換されてコンデンサ  $C_5$  に与えられ、コンデンサ  $C_5$  を充電してトランジスタ  $Tr1$  の可変抵抗値

なるようになされている。

両ピーク保持回路4及び5の出力信号 (出力電圧) は抵抗値の等しい抵抗  $R_7$  及び  $R_8$  となる平均回路6により分圧平均されてスライスレベル信号  $S_2$  として比較回路2に与えられる。

比較回路2は演算増幅器  $OP2$ 、抵抗  $R_5$ 、 $R_6$  からなり、増幅回路10から与えられる交流入力信号  $S_1$  を非反転入力端に受け、また、スライスレベル信号  $S_2$  を反転入力端に受け、交流入力信号  $S_1$  がスライスレベル信号  $S_2$  より大きいとき論理「1」に立上がる出力パルス信号  $S_3$  を送出する。

第6図における一点鎖線はこの回路によるピーク保持信号  $S_{40}$ 、 $S_{50}$  を示す。この図からも明らかなように、以上の構成によれば出力パルス信号  $S_3$  の周波数、すなわち、交流入力信号  $S_1$  の周波数に応じてピーク保持回路4、5の時定数を最適に可変することができるのでスライスレベル信号  $S_{20}$  としてゆらぎに追従したものを得ることができ、出力パルス信号  $S_3$  としてパルス欠

落が生じない安定なものを得ることができる。

なお、上述の実施例によれば、時定数変化回路8に対する交流入力信号S1の周波数に関する情報を出力パルス信号S3より得るものとしたが、他の部分より得るようにしても良い。

また、上述においては具体的回路例として演算増幅器構成のものを示したが、この発明はこれに限られるものではなく、要はピーク保持回路の時定数を周波数に応じて可変できる構成を有するものであれば良い。

#### [発明の効果]

以上のように、この発明によれば、上限ピーク保持回路及び下限ピーク保持回路の時定数を交流入力信号の周波数に応じて可変するようにしたので、交流入力信号の周波数が変化し、ゆらぎに急激な変化が生じたとしてもパルス欠落が生じない、また周波数が非常に低くなっても交流入力信号と区別できるスライスレベル信号を得てパルス欠落が生じない出力パルス信号を送出し得る波形整形回路を得ることができる。

#### 4. 図面の簡単な説明

第1図はこの発明の一実施例を示すブロック図、第2図はこの発明の一実施例による具体的回路を示す回路図、第3図は第2図の回路の各部の信号波形図、第4図は従来回路を示すブロック図、第5図はその各部の信号波形図、第6図～第8図は従来回路の欠点の説明に供する信号波形図である。

2…比較回路

4…上限ピーク保持回路

5…下限ピーク保持回路

6…平均回路

8…時定数変化回路

特許出願人

日産自動車株式会社

代理人

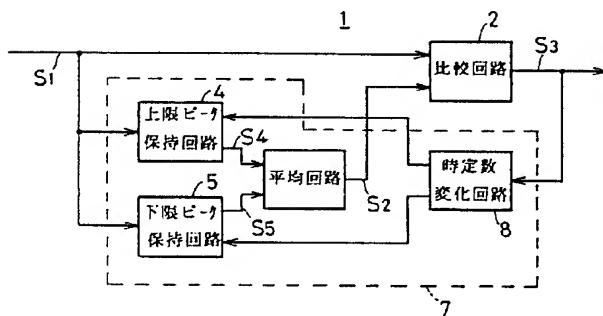
弁理士

三好

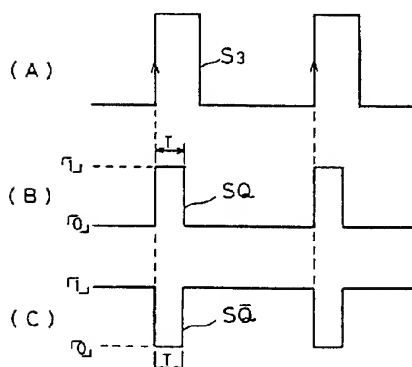
保男



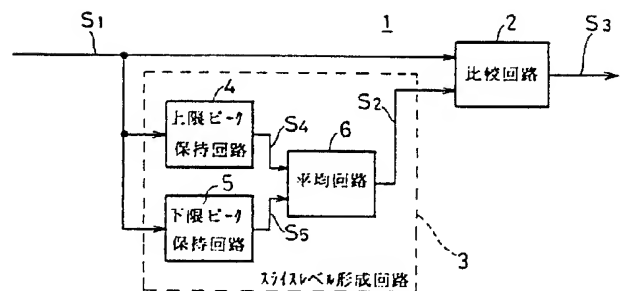
第1図



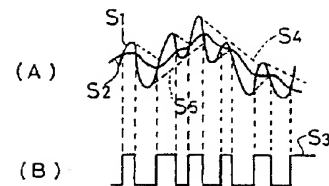
第3図



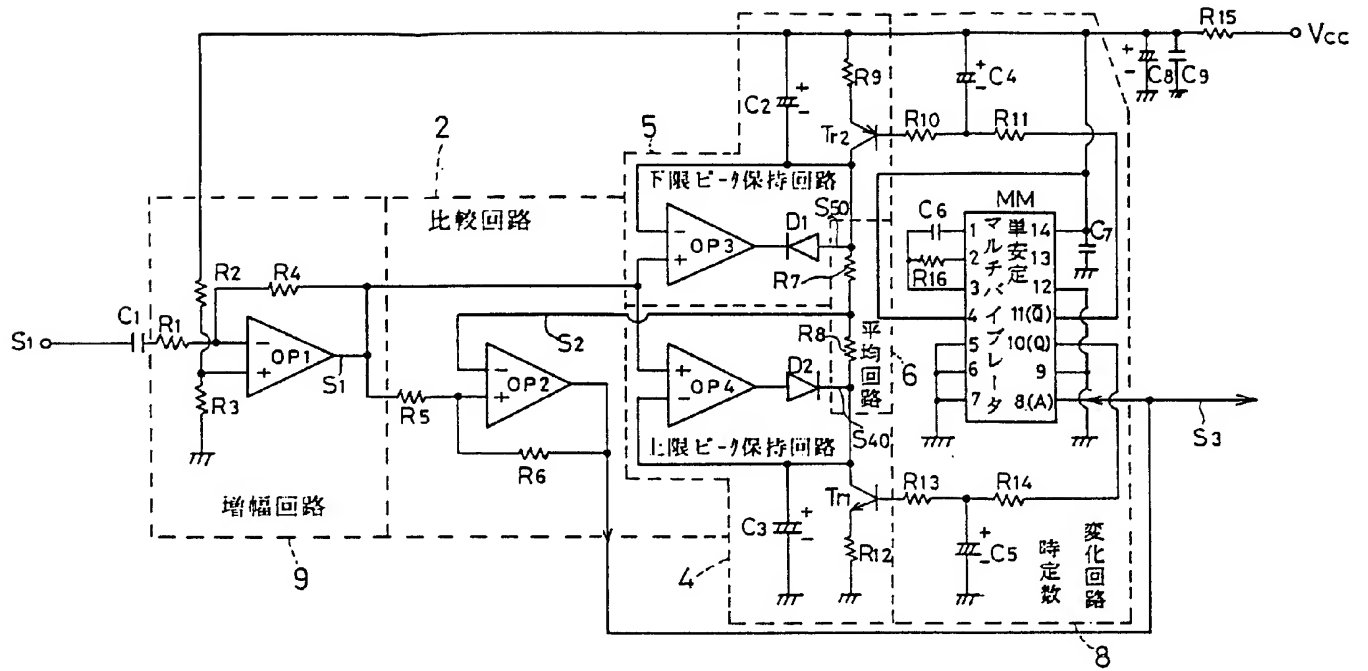
第4図



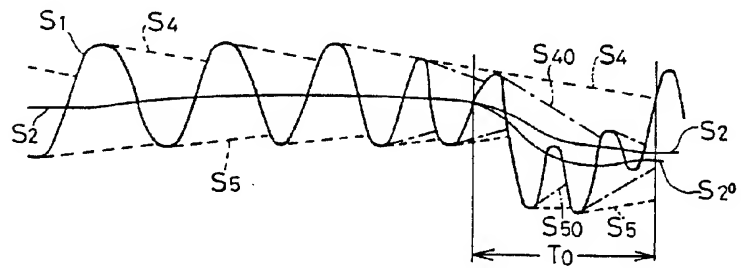
第5図



第2図



第6図



第8図

第7図

